

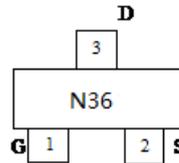
N 沟道增强型功率 MOSFET

CN30N06

概述:

CN30N06采用先进工艺, 提供较低的导通电阻, 低栅极电荷和低栅极电压(低至0.9V)。CN30N06 适合用于电池保护, 或作为开关的应用。

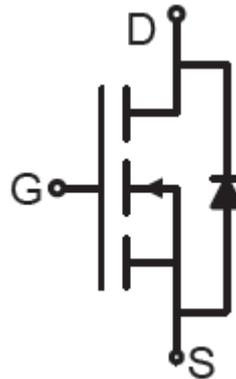
管脚排列:



应用:

- 电池保护
- 负载开关
- 电源管理

电路示意图:



特点:

- $V_{DS} = 30V, I_D = 5.8A$
 $R_{DS(ON)} = 32m\Omega @ V_{GS}=2.5V$
 $R_{DS(ON)} = 26m\Omega @ V_{GS}=4.5V$
 $R_{DS(ON)} = 18m\Omega @ V_{GS}=10V$
- 较高的功率和电流处理能力
- 3 管脚 SOT-23-3 封装
- 产品无铅, 满足 rohs, 不含卤素

顶视图:



订货信息

产品型号	打印标记	封装	工作环境温度
CN30N06	N36	SOT-23-3	-40°C to 85°C

极限参数 (T_A=25°C, 除非另有说明)

参数	符号	极限参数	单位
漏极-源极电压	V _{DS}	30	伏
栅极-源极电压	V _{GS}	±12	伏
漏极连续电流	I _D	5.8	安
漏极尖峰电流(注 1)	I _{DM}	30	安
最大散热功率	P _D	1.4	瓦
工作结温和存储温度范围	T _J ,T _{STG}	-55 to 150	摄氏度

热特性

热阻, 结到环境(注 2)	R _{θJA}	125	°C/W
---------------	------------------	-----	------

电气参数 (T_A=25°C, 除非另有说明)

参数	符号	测试条件	最小	典型	最大	单位
关断特性						
漏极-源极击穿电压	B _{VDS}	V _{GS} =0V, I _D =250μA	30	-	-	伏特
漏极漏电流	I _{DSS}	V _{DS} =30V, V _{GS} =0V	-	-	1	微安
栅极漏电流	I _{GSS}	V _{GS} =±12V, V _{DS} =0V	-	-	±100	纳安
导通特性 (注 3)						
栅极阈值电压	V _{GS(th)}	V _{DS} =V _{GS} , I _D =250μA	0.7	0.9	1.4	伏
漏极-源极导通阻抗	R _{DS(on)}	V _{GS} =10V, I _D =2.9A	-	18	25	毫欧
		V _{GS} =4.5V, I _D =2.9A	-	26	34	毫欧
		V _{GS} =2.5V, I _D =4A	-	32	40	毫欧
正向跨导	g _{FS}	V _{DS} =5V, I _D =2.9A	10	-	-	A/V
动态特性 (注 4)						
输入电容	C _{ISS}	V _{DS} =15V, V _{GS} =0V, F=1.0MHz	-	623	-	皮法
输出电容	C _{OSS}		-	99	-	皮法
反向传输电容	C _{RSS}		-	77	-	皮法
开关特性 (注 4)						
导通延时	t _{d(on)}	V _{DD} =15V, I _D =2.9A V _{GS} =10V, R _{GEN} =3Ω	-	3.3	-	纳秒
导通上升时间	t _r		-	4.8	-	纳秒
关断延时	t _{d(off)}		-	17	-	纳秒
关断下降时间	t _f		-	10	-	纳秒
栅极总电荷	Q _g	V _{DS} =15V, I _D =5.8A, V _{GS} =4.5V	-	9.5	-	纳库
栅极-源极电荷	Q _{gs}		-	1.5	-	纳库
栅极-漏极电荷	Q _{gd}		-	3	-	纳库
漏极-源极二极管特性						
二极管正向压降 (注3)	V _{SD}	V _{GS} =0V, I _S =2.9A	-	-	1.2	伏

注 1: 重复额定值: 脉冲宽度受限于最高结温。

注 2: $R_{\theta JA}$ 是 25 度室内环境, CN30N06 被焊接在 1 平方英尺的 FR4 板上, 铜皮质量 2 盎司, $t \leq 10$ 秒。对于客户的实际应用, $R_{\theta JA}$ 的值取决于用户电路板的设计。

注 3: 脉冲测试: 脉冲宽度 $\leq 300 \mu s$, 占空比 $\leq 2\%$ 。

注 4: 由设计保证, 量产时没有测试。

典型电气和热特性

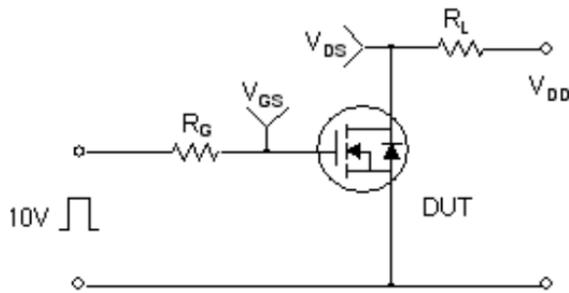


图 1 开关测试电路

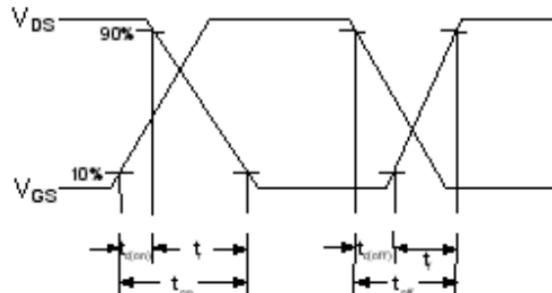


图 2 开关波形

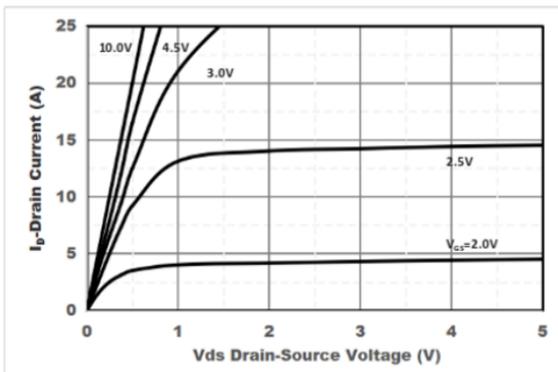


图 3 输出特性

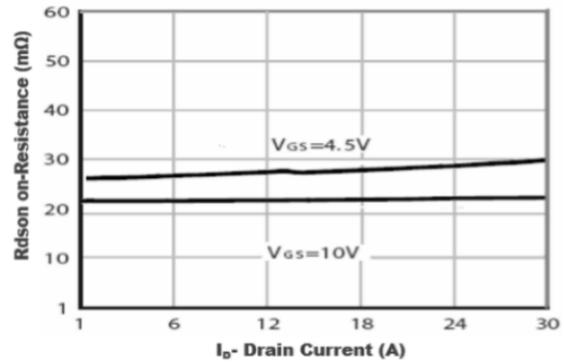


图 4 漏极-源极导通阻抗

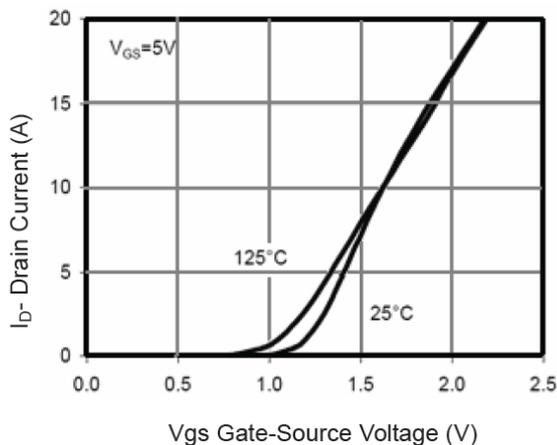


图 5 传输特性

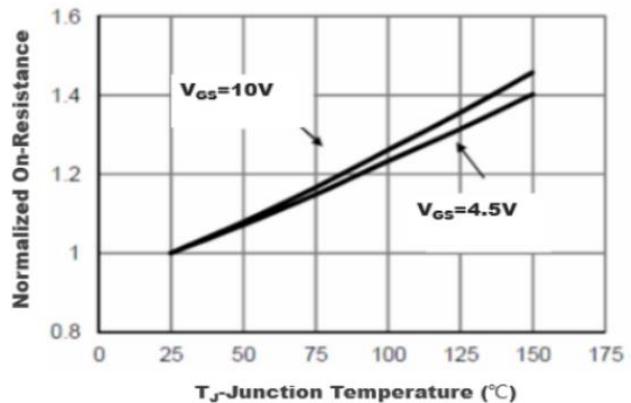


图 6 漏极-源极导通阻抗

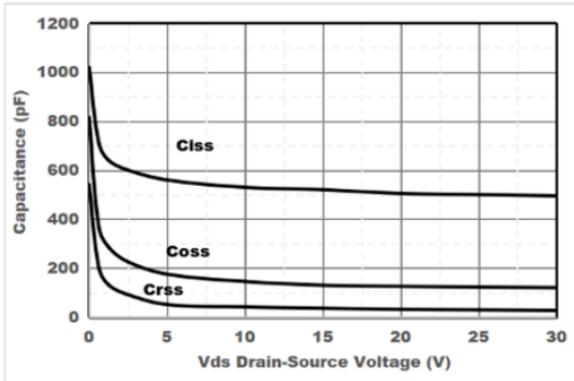


图 7 电容 vs Vds

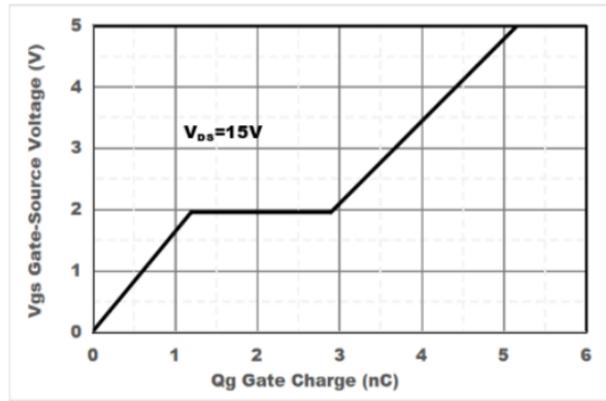


图 8 栅极电荷

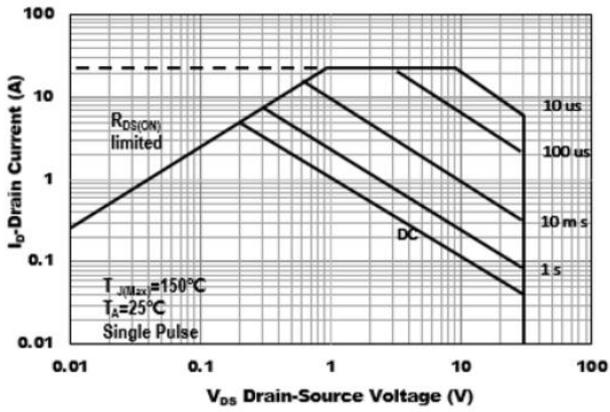
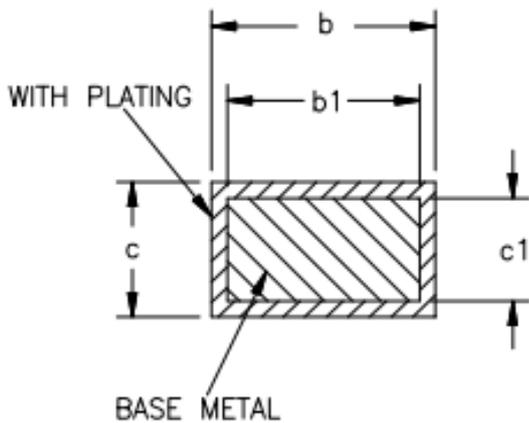
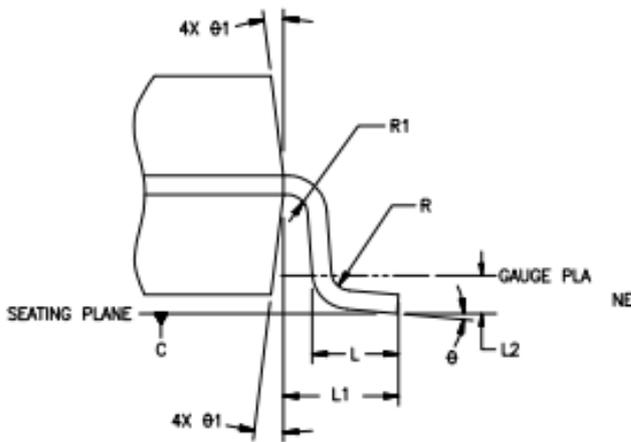
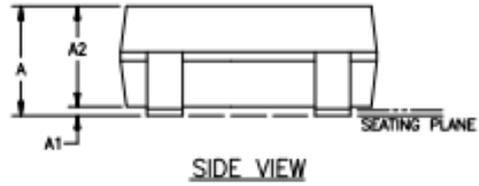
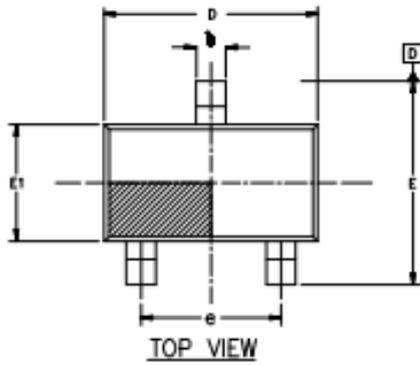


图 9 安全工作区域

封装信息



SYMBOL	MIN	NOM	MAX
A	—	—	1.35
A1	0	—	0.15
A2	1.0	1.1	1.2
b	0.35	—	0.45
b1	0.32	—	0.38
c	0.14	—	0.20
c1	0.14	0.15	0.16
D	2.82	2.92	3.02
E	2.60	2.80	3.00
E1	1.526	1.626	1.726
e	1.8	1.9	2.0
L	0.35	0.45	0.6
L1	0.6REF		
L2	0.25REF		
R	0.1	—	—
R1	0.1	—	0.25
θ	0°	4°	8°
θ1	5°	10°	15°

NOTES:
 1. ALL DIMENSIONS REFER TO JEDEC STANDARD MO-178
 2. DIMENSION D DOES NOT INCLUDE MOLD FLASH
 3. DIMENSION E1 DOES NOT INCLUDE MOLD FLASH
 4. FLASH OR PROTEUSION SHALL NOT EXCEED 0.25mm PER SIDE.

本文中所描述的电路仅供参考，上海如韵电子有限公司对使用本文中所描述的电路不承担任何责任。上海如韵电子有限公司保留对器件的设计或者器件的技术规格书随时做出修改而不特别通知的权利。